

BEST AVAILABLE COPY

(54) SEMICONDUCTOR DEVICE

(11) 63-153849 (A) (43) 27.6.1988 (19) JP

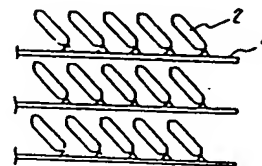
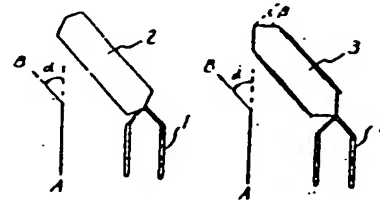
(21) Appl. No. 61-302520 (22) 17.12.1986

(71) NEC CORP (72) YUJI MATSUBARA

(51) Int. Cl. H01L23/50

PURPOSE: To increase the mounting density of substrates by a method wherein, within a semiconductor device with outer lead protruding from only one side of a package, the package is inclined in the direction of the tip of outer lead.

CONSTITUTION: An outer lead 1 is bent so that the direction B of package 2 may make an oblique angle α with the direction A of the tip of outer lead 1. Thus, the mounting density of substrates 4 can be increased compared with conventional substrates 4 mounted with ZIP. Furthermore, when the taper angle β on the surface of another package 3 is equalized with the oblique angle α , the mounting density of substrates can be further increased.



⑫ 公開特許公報(A) 昭63-153849

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)6月27日

H 01 L 23/50

N-7735-5F

審査請求 未請求 発明の数 1 (全2頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭61-302520

⑰ 出 願 昭61(1986)12月17日

⑱ 発 明 者 松 原 祐 司 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 外部リードがパッケージの一方の側からのみ出ている半導体装置において、前記外部リードの先端方向に対してパッケージが傾いていることを特徴とする半導体装置。

(2) 前記パッケージの傾きは、前記パッケージ上面のチーバー角度に等しいかまたはそれ以下であることを特徴とする特許請求の範囲第1項に記載の半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、外部リードがパッケージの一方の側からのみ出ている半導体装置に関し、特にこの種の半導体装置を実装した複数の基板の実装密度の

向上に関する。

(従来の技術)

従来、この種の半導体装置、例えばジグザグインラインパッケージ(以下ZIPと称す)では、第4図の側面図に示すように、外部リード11の先端の方向Aに対して、パッケージ5の方向Bは平行になっている。

(発明が解決しようとする問題点)

ZIPは基板に垂直に実装する半導体装置である。従って、上述した従来のZIPでは、同一基板内では非常に高密実装できるが、第5図の側面図に示すように、基板4同士を何枚も並列に並べて装置に実装しようとするれば、パッケージ5が垂直のためZIPの高さが高い分だけ、基板の実装密度は低くなる欠点がある。

(問題点を解決するための手段)

本発明の半導体装置は、外部リードの先端方向に対してパッケージを傾かせている。

(実施例)

次に本発明について図面を参照して説明する。

第1図は本発明の一実施例の側面図である。第1図において、外部リード1の先端方向Aに対しパッケージ2の方向Bは角度 α だけ傾くように外部リード1において曲げが行なわれている。このようにすると、第1図のZ I Pを実装した基板を重ねた状態を示す第3図の側面図のように、基板4の実装密度は第4図に示す従来のZ I Pを実装した基板4に比べて高くなる。

第2図は本発明の他の実施例の側面図である。第2図において、パッケージ3の上面のナーバ角度 β は、パッケージ3の傾き α と同じにしてある。このようにすると、第1図に示した実施例を実装した基板よりも更に基板の実装密度が高くなる利点がある。

〔発明の効果〕

以上説明したように本発明は、リードの先端方向に対してパッケージを傾けることにより本発明の半導体装置を実装した基板の実装密度を高くすることができる効果があり、しかして、パッケージの傾きの角度よりもパッケージ上面のナーバ

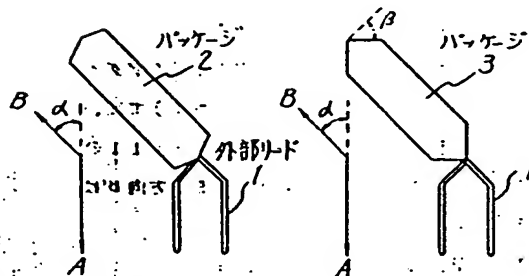
角度を大きくするか少なくとも同等にすることによって、その効果を最大限に発揮させることができる。

4 図面の簡単な説明

第1図は本発明の一実施例の側面図、第2図は本発明の他の実施例の側面図、第3図は本発明のZ I Pを実装した基板の実装密度を示すための側面図、第4図は従来のZ I Pを示す側面図、第5図は従来のZ I Pを実装した基板の実装密度を示すための側面図である。

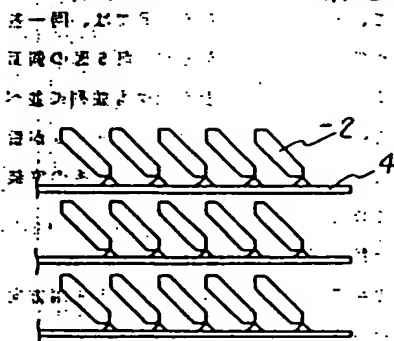
1, 1' ……外部リード、2, 3, 5 ……パッケージ、4 ……基板、A ……外部リード先端方向、B, B' ……パッケージ方向、 α ……パッケージの傾き、 β ……パッケージの上面のナーバ角度。

代理人 弁理士 内 原 啓

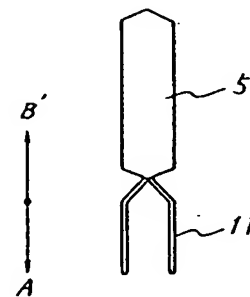


第1図

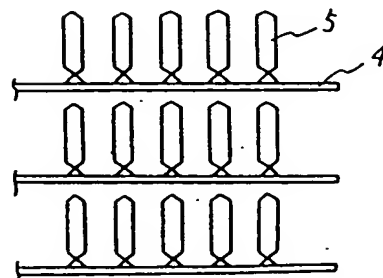
第2図



第3図



第4図



第5図